



חברת התוכנה קיידנס (Systems Design Cadence) הכריזה על זמינותו של פתרון מלא ומוכח בסיליקון עבור LPDDR5/4/4X בטכנולוגית שבעה ננומטר (N7) של TSMC.

סטנדרט ה-LPDDR5 החדש מאפשר רוחב פס מהיר עד פי 1.5 בהשוואה למהירות הגבוהה ביותר של מחשוב יישומי עבור במיוחד למתאים אותו שהופך מה, נמוכה הספק צריכת עם, LPDDR4X ושל LPDDR4 נייד, AI, IoT, כריית מטבעות קריפטוגרפים ויישומי רכב. פתרון ה-LPDDR5 IP כולל שכבה פיסית (PHY), בקר ו-IP אימות (VIP).

יתרון ה-LPDDR5 של קיידנס כמו גם פיתרון LPDDR4/4X מאפשרים גמישות מרבית בעולם של בביצועים מול עלויות. קיידנס מספקת פיתרון מלא הכולל גם את ה-PHY וגם את הבקר ולכן סיבוכיות האינטגרציה של הפיתרון ללקוחות יורדת משמעותית. השימוש החוזר בידע מדורות קודמים כמו גם הוכחת הפיתרון בסיליקון מורידה את הסיכון ללקוחות החברה. בקר ה-LPDDR5/4/4X של קיידנס מבוסס על הבקר מוביל התעשייה DDR DENALI. לקוחות נהנים מתמיכה בכל התכונות הפופולריות עבור ממשקי זיכרון דוגמת ממשקי AXI AMBA Arm ואמינות גבוהה עם קודי תיקון שגיאות Error Line-In Correction Code.

"יישומי מובייל ויישומי רכב מודרניים מצריכים גישת זיכרון מהירה כדי לעמוד בקצב המהיר של החדשנות בתעשייה," אומר פרנסיסקו סוקאל, מנהל מוצר בכיר בקבוצת הארכיטקטורה והטכנולוגיה של ARM. "ההכרזה על IP לתכנון של LPDDR5 עם תמיכה בפרוטוקולי AMBA מחזקת את שיתוף הפעולה השוטף שלנו עם קיידנס ומאפשרת לאקו-סיסטם לספק מעבדים מבוססי ARM מהדור הבא המתוכננים באופן ייחודי עבור יישומי לקוחות ויישומי רכב."

"ה LPDDR5 שלנו בטכנולוגיית N7 של TSMC הנו זמין ללקוחות ונבדק בסיליקון" אומר אמג'ד טורשי, סגן נשיא מו"פ של IP תכנון בקיידנס. הוא מוסיף: "שיתוף הפעולה של קיידנס עם ספקיות ה-DRAM המובילות בשוק מאפשר תאימות בין SOCs של הלקוחות לבין התקני זיכרון הקיימים בשוק. בנוסף יוצאים הלקוחות נשכרים מפתרון של ספקית יחידה ומטכניקות תכנון מוכחות בסיליקון שזוכים למינוף המבוסס על דורות מרובים של תכנוני LPDDR/DDR, שביחד מאפשרים לצמצם את סיכוני התאימות ההדדית ולהאיץ את זמן האינטגרציה של השבבים."

{loadposition content-related}